



kingston.com/embedded

DRAM

DRAM LPDDR4 Kingston para aplicativos embarcados

A discreta DRAM LPDDR4 Kingston foi projetada para atender as necessidades de aplicativos embarcados, oferecendo uma opção de alta velocidade com menor consumo de energia.

SEGMENTOS DE MERCADO



IoT industrial / Automação de Fábrica e Robótica



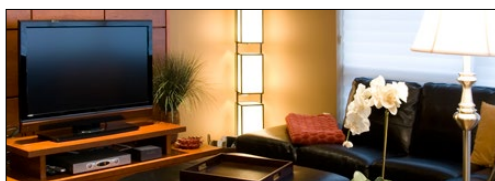
Módulos de comunicação de telecomunicações/Rede 5G (Roteadores Wi-Fi e Dispositivos de Malha)



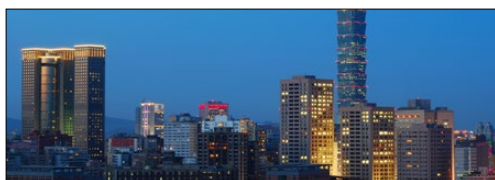
Equipamento de escritório, Dispositivos médicos, ATM, Máquinas de venda



Aplicativos móveis e portáteis



Casa Inteligente (Sound Bars, Termostatos, Equipamento Fitness, Aspiradores, Camas, Torneiras)



Cidade Inteligente (HVAC, Iluminação, Medição/ Monitoramento de energia, Máquinas de Estacionamento)

CÓDIGOS DO PRODUTO E ESPECIFICAÇÕES LPDDR4

TEMPERATURA COMERCIAL

Código do Produto	Capacidade	Descrição	Embalagem	Configuração (Palavras x Bits)	Velocidade Mbps	VDD, VDDQ	Temperatura de operação
D081PM2FDGUK	8Gb	200 ball FBGA LPDDR4 C-Temp	10x14.5x1.0	512Mx16	3733 Mbps	1,1 V	-25°C a +85°C
B1621PM2FDGUK	16Gb	200 ball FBGA LPDDR4 C-Temp	10x14.5x1.0	512Mx32	3733 Mbps	1,1 V	-25°C a +85°C

TEMPERATURA INDUSTRIAL

Código do Produto	Capacidade	Descrição	Embalagem	Configuração (Palavras x Bits)	Velocidade Mbps	VDD, VDDQ	Temperatura de operação
D081PM2FDGUKW	8Gb	200 ball FBGA LPDDR4 I-Temp	10x14.5x1.0	512Mx16	3733 Mbps	1,1 V	-40°C a +95°C
B1621PM2FDGUKW	16Gb	200 ball FBGA LPDDR4 I-Temp	10x14.5x1.0	512Mx32	3733 Mbps	1,1 V	-40°C a +95°C

FUNCIONALIDADES

- Arquitetura de taxa de dados dupla: duas transferências de dados por ciclo do relógio
- A transferência de dados de alta velocidade é realizada pela arquitetura de pipeline de pré-busca de 8 bits
- Strobe de dados diferenciais bidirecionais (DQS e /DQS) é transmitido/recebido com dados para capturar dados no receptor
- DQS é alinhado à extremidade com dados para LEITURAS; alinhado ao centro com dados para GRAVAÇÕES
- Entradas clock diferenciais (CK_t and CK_c)
- DLL alinha transições DQS e DQ com transições CK
- Máscara de dados (DM) grava dados nas extremidades crescente e decrescente do strobe de dados
- O Código de Redundância de Ciclo (CRC) de Gravação é compatível
- Preâmbulo programável para leitura e gravação é compatível
- Comprimento de burst programável de 4/8 com nibble de modo intercalado e sequencial
- Mudança rápida de BL
- Força de driver selecionada por MRS
- Terminação Dynamic On Die suportada
- Dois estados de terminação como RTT_PARK e RTT_NOM alternável por pin ODT
- Pin RESET assíncrono suportado
- Calibração ZQ suportada
- Nivelamento de gravação suportado
- Este produto está em conformidade com a diretiva RoHS
- A geração de nível DQ Vref interna está disponível
- Modo TCAR (Atualização Automática Controlada de Temperatura) suportado
- Modo LP ASR (Atualização Automática de Baixa Energia) suportado
- Modo de Paridade (comando/endereço) de Endereço de Comando (CA)
- Por acessibilidade de DRAM (PDA)
- Atualização de Granularidade Ajustada suportada
- Modo Geardown (1/2 rate, 1/4 rate) suportado
- Interrupção de Auto Atualização suportada
- Modo de economia máxima de energia suportado
- Agrupamento de bancos aplicado, e latência CAS para CAS (tCCD_L, tCCD_S) para os acessos aos bancos no mesmo ou diferente grupo de banco estão disponíveis
- Suporte de pin DMI para mascaramento de dados de gravação e funcionalidade DBIIdc
- Baixo consumo de energia
- Por atualização de banco
- Totalmente compatível com a especificação baixa potência de taxa de dados dupla 4 (LPDDR4)
- Partial Array Self-Refresh (PASR)
 - Bank Masking
 - Segment Masking
- Atualização automática compensada de temperatura
 - (ATCSR) por sensor de temperatura integrado
 - Atualização automática de banco e direcionada por atualização automática de banco compatível
- Arquitetura de taxa de dados dupla: duas transferências de dados por ciclo de um clock
- Entradas de clock diferenciais (CK_t and CK_c) Strobe de dados diferenciais bidirecionais (DQS_tandDQS_c) Comandos inseridos na borda CK_t em ascensão e em queda; dados e máscara de dados referenciados para ambas as bordas DQS_t
- Suporte de pin DMI para mascaramento de dados de gravação e funcionalidade DBIIdc



ESTE DOCUMENTO ESTÁ SUJEITO A ALTERAÇÕES SEM PRÉVIO AVISO.

©2024 Kingston Technology Corporation, 17600 Newhope Street, Fountain Valley, CA 92708 USA.

Todos os direitos reservados. Todas as marcas ou marcas registradas pertencem a seus respectivos proprietários. MKF-995BR

