



kingston.com/embedded

DRAM

DRAM LPDDR4 Kingston untuk penggunaan tertanam (embedded)

DRAM LPDDR4 yang khas dari Kingston dirancang untuk memenuhi kebutuhan penggunaan tertanam (embedded) dan memberikan pilihan berkecepatan tinggi dengan pemakaian daya lebih rendah.

SEGMENT PASAR



IoT Industri / Automasi Robotik & Pabrik



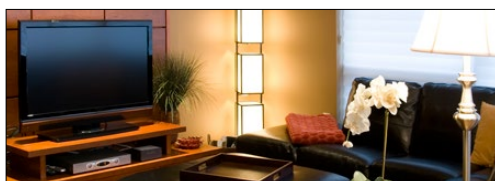
Modul Komunikasi Jaringan/Telekomunikasi 5G (Router WiFi dan Perangkat Mesh)



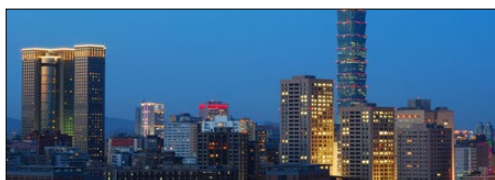
Peralatan Kantor, Alat Medis, ATM, Mesin Penjual Otomatis



Aplikasi Seluler, Perangkat Genggam



Rumah Pintar (Pengeras Suara, Termostat, Peralatan Kebugaran, Vakum, Tempat Tidur, Keran)



Kota Pintar (HVAC, Penerangan, Meteran/Pemantau Daya, Meteran Parkir)

NOMOR KOMPONEN DAN SPESIFIKASI LPDDR4

SUHU KOMERSIAL

Nomor Komponen	Kapasitas	Deskripsi	Kemasan	Konfigurasi (Kata x Bit)	Kecepatan Mbps	VDD, VDDQ	Suhu Pengoperasian
D0811PM2FDGUK	8Gb	Suhu Komersial (C-Temp) LPDDR4 FBGA 200 titik sambungan (ball)	10x14,5x1,0	512Mx16	3733 Mbps	1,1V	-25°C ~ +85°C
B1621PM2FDGUK	16Gb	Suhu Komersial (C-Temp) LPDDR4 FBGA 200 titik sambungan (ball)	10x14,5x1,0	512Mx32	3733 Mbps	1,1V	-25°C ~ +85°C

SUHU INDUSTRI

Nomor Komponen	Kapasitas	Deskripsi	Kemasan	Konfigurasi (Kata x Bit)	Kecepatan Mbps	VDD, VDDQ	Suhu Pengoperasian
D0811PM2FDGUKW	8Gb	Suhu Industri (I-Temp) LPDDR4 FBGA 200 titik sambungan (ball)	10x14,5x1,0	512Mx16	3733 Mbps	1,1V	-40°C ~ +95°C
B1621PM2FDGUKW	16Gb	Suhu Industri (I-Temp) LPDDR4 FBGA 200 titik sambungan (ball)	10x14,5x1,0	512Mx32	3733 Mbps	1,1V	-40°C ~ +95°C

FITUR UTAMA

- Arsitektur laju data ganda (double data rate): dua transfer data per siklus clock
- Transfer data berkecepatan tinggi terwujud berkat arsitektur pipeline prefetch 8 bit
- Strobe data diferensial dua arah (DQS dan /DQS) ditransmisikan/diterima dengan data untuk merekam data pada penerima
- DQS diselarraskan bagian tepinya dengan data untuk proses BACA; diselarraskan bagian tengahnya dengan data untuk proses TULIS
- Input clock diferensial (CK_t dan CK_c)
- DLL menyelarraskan transisi DQ dan DQS dengan transisi CK
- Samaran data (DM/Data Mask) menulis data yang masuk sekaligus pada tepi naik dan turun dari strobe data
- Mendukung Cycle Redundancy Code (CRC) proses Tulis
- Mendukung pendahuluan (preamble) yang dapat diprogram untuk proses baca dan tulis
- Panjang burst 4/8 yang dapat diprogram dengan mode nibble sequential dan interleave
- Sakelar BL yang seketika
- Kekuatan driver dipilih oleh MRS
- Mendukung Terminasi Dinamis Pada Chip
- Dua Keadaan Terminasi seperti RTT_PARK dan RTT_NOM dapat dialihkan dengan pin ODT
- Mendukung pin RESET asinkron
- Mendukung kalibrasi ZQ
- Mendukung Penyeamaan Tingkat (Levelization) proses Tulis
- Produk ini sesuai dengan pedoman RoHS
- Tersedia pembuatan level Vref DQ internal
- Mendukung mode TCAR (Temperature Controlled Auto Refresh/Penyegaran Otomatis yang Tergantung Suhu)
- Mendukung mode LP ASR (Low Power Auto Self Refresh/Penyegaran Diri Otomatis dengan Daya Rendah)
- Mendukung mode Command Address (CA) Parity (perintah/alamat)
- Kemampuan Pengalamatan Per DRAM (PDA/Per DRAM Addressability)
- Mendukung penyegaran terdefinisi halus (Fine granularity refresh)
- Mendukung Mode Geardown (tingkat 1/2, tingkat 1/4)
- Mendukung Pembatalan Penyegaran Diri (Self Refresh Abort)
- Mendukung mode hemat daya maksimum
- Menerapkan Pengelompokan Bank (Banks Grouping) dan menyediakan akses latensi CAS ke CAS (tCCD_L, tCCD_S) untuk bank dalam kelompok bank yang sama atau berbeda
- Dukungan pin DMI untuk masking data tulis dan fungsionalitas DBI_{dc}
- Pemakaian daya yang rendah
- Penyegaran Per Bank
- Tunduk sepenuhnya pada Spesifikasi Daya Rendah Tingkat Data Ganda 4 (LPDDR4/Low Power double Data Rate 4) JEDEC
- Penyegaran Diri Array Parsial (PASR/Partial Array Self-Refresh)
 - o Penyamaran Bank (Bank Masking)
 - o Penyamaran Segmen (Segment Masking)
- Penyegaran Diri Otomatis Terkompensasi Suhu (Auto Temperature Compensated Self-Refresh)
 - o (ATCSR) dengan sensor suhu internal
 - o Mendukung penyegaran otomatis semua bank dan penyegaran otomatis yang diarahkan per bank
- Arsitektur laju data ganda (double data rate); dua transfer data per siklus clock
- Input clock diferensial (CK_t dan CK_c) Strobe data diferensial dua arah (DQS_t dan DQS_c) Perintah yang dimasukkan pada tepi naik dan turun CK_t sekaligus; data dan samaran data direferensikan ke kedua tepi DQS_t
- Dukungan pin DMI untuk penyamaran data tulis dan fungsionalitas DBI_{dc}

