



kingston.com/emmc

i-Temp DRAM

Pamięć DRAM Kingston i-Temp DDR3/3L do zastosowań wbudowanych

Pamięci DRAM Kingston do zastosowań wbudowanych oferują energooszczędną opcję zasilania niskim napięciem.

SEGMENTY RYNKU



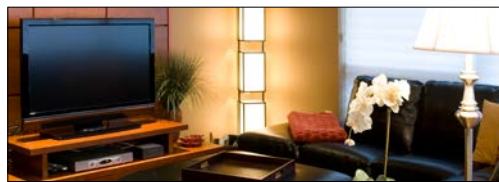
Przemysłowe zastosowania IoT / robotyka i automatyka produkcyjna



Moduły komunikacji sieciowej/telekomunikacji 5G (routery Wi-Fi i urządzenia typu mesh)



Urządzenia noszone (inteligentne zegarki, monitory zdrowia, AR i VR)



Inteligentny dom (soundbary, termostaty, sprzęt fitness, odkurzacze, łóżka, baterie łazienkowe)



Inteligentne miasto (ogrzewanie i klimatyzacja, oświetlenie, monitorowanie/pomiar zużycia energii, liczniki parkingowe)

NUMERY KATALOGOWE I DANE TECHNICZNE PAMIĘCI i-Temp DDR3/3L

| Numer katalogowy | Pojemność | Opis | Wymiary | Konfiguracja (słowa x bity) | Szybkość w Mb/s | VDD, VDDQ | Temperatura pracy |
|------------------|-----------|--|--------------|-----------------------------|-----------------|-----------|-------------------|
| D1216ECMDXGJDI | 2Gb | DDR3/3L FBGA, 96 styków (zaokrąglone) | 7,5x13,5x1,2 | 128Mx16 | 1866Mb/s | 1,35V | -40°C ~ +95°C |
| D2568ECMDPGJDI | 2Gb | DDR3/3L FBGA, 78 styków (zaokrąglone) | 7,5x10,6x1,2 | 256Mx8 | 1866Mb/s | 1,35V | -40°C ~ +95°C |
| D2516ECMDXGJDI | 4Gb | DDR3/3L FBGA, 96 styków (zaokrąglone) | 7,5x13,5x1,2 | 256Mx16 | 1866Mb/s | 1,35V* | -40°C ~ +95°C |
| D5128ECMDPGJDI | 4Gb | DDR3/3L FBGA, 78 styków (zaokrąglone) | 7,5x10,6x1,2 | 512Mx8 | 1866Mb/s | 1,35V* | -40°C ~ +95°C |
| D2516ECMDXGMEI | 4Gb | DDR3/3L FBGA, 96 styków (zaokrąglone) i-Temp | 7,5x13,5x1,2 | 256Mx16 | 2133Mb/s | 1,35V* | -40°C ~ +95°C |
| B5116ECMDXGJDI | 8Gb | DDR3/3L FBGA, 96 styków (zaokrąglone) i-Temp | 9x13,5x1,2 | 512Mx16 | 1866Mb/s | 1,35V* | -40°C ~ +95°C |

*Wsteczna kompatybilność z VDD, VDDQ 1,5V

NAJWAŻNIEJSZE CECHY

- Architektura double data rate – dwa transfery danych na cykl zegara
- Szybki transfer danych jest realizowany przez 8-bitową architekturę potokową pobierania wstępnego
- Dwukierunkowy różnicowy stroboskop danych (DOS i /DQS) jest przesyłany/ odbierany z danymi do przechwytywania w odbiorniku
- DOS jest wyrównany względem zbocza z danymi do odczytu i wyśrodkowany z danymi do zapisu
- Różnicowe wejścia zegara (CK i /CK)
- DLL wyrównuje przejścia DQ i DOS z przejściami CK
- Polecenia wprowadzane na każdym dodatnim zboczach CK; dane i maska danych w odniesieniu do obu zboczy sygnału DQS
- Maska danych (DM) do zapisu danych
- Przesyłanie /CAS z programowalnym opóźnieniem addytywnym dla lepszej wydajności magistrali poleceń i danych
- Układy terminujące wewnątrz pamięci (ODD dla lepszej jakości sygnału)
 - Synchroniczne ODT
 - Dynamiczne CDT
 - Asynchroniczne ODT
- Rejestr wielofunkcyjny (MPR) do odczytu predefiniowanego wzorca
- Kalibracja ZQ dla napędu DO i ODT
- Programowalne samoczynne częściowe odświeżanie macierzy (PASR)
- Styk RESET do sekwencji uruchamiania i funkcji resetowania
- Zakres SRT: standardowy/rozszerzony
- Programowalna kontrola impedancji sterownika wyjściowego