



kingston.com/emmc

DRAM

Модули памяти DDR3/3L DRAM компании Kingston для встраиваемых систем

Встроенные модули памяти DRAM компании Kingston соответствуют потребностям встраиваемых систем и поддерживают опцию низкого напряжения для снижения энергопотребления.

РЫНОЧНЫЕ СЕГМЕНТЫ



Промышленный Интернет вещей, робототехника и автоматизация производства



Организация сетей 5G, телекоммуникационные модули связи (WiFi роутеры и устройства в составе Mesh-систем)



Носимые устройства (смарт-часы, мониторы состояния здоровья, устройства дополненной и виртуальной реальности)



Умный дом (звуковые панели, термостаты, оборудование для фитнеса, пылесосы, кровати, смесители)



Умный город (системы отопления, вентиляции и кондиционирования воздуха, освещение, мониторинг и измерение энергопотребления, парковочные автоматы)

Номера по каталогу и спецификации модулей памяти DDR3/3L

Номер по каталогу	Емкость	Описание	Корпус	Конфигурация (слова x биты)	Скорость (Мбит/с)	VDD, VDDQ	Рабочая температура
D1216ECMDXGJD	2 Гб	DDR3/3L в корпусе 96-ball FBGA (96 шариковых контактов)	7,5x13,5x1,2	128Mx16	1866 Мбит/с	1,35 В*	от 0 до +95 °С
D2516ECMDXGJD	4 Гб	DDR3/3L в корпусе 96-ball FBGA (96 шариковых контактов)	7,5x13,5x1,2	256Mx16	1866 Мбит/с	1,35 В*	от 0 до +95 °С
D5128ECMDPGJD	4 Гб	DDR3/3L в корпусе 78-ball FBGA (96 шариковых контактов)	7,5x10,6x1,2	512Mx8	1866 Мбит/с	1,35 В*	от 0 до +95 °С
D2516ECMDXGME	4 Гб	DDR3/3L в корпусе 96-ball FBGA (96 шариковых контактов)	7,5x13,5x1,2	256Mx16	2133 Мбит/с	1,35 В*	от 0 до +95 °С
B5116ECMDXGJD-U	8 Гб	DDR3/3L в корпусе 96-ball FBGA (96 шариковых контактов)	9x13,5x1,2	512Mx16	1866 Мбит/с	1,35 В*	от 0 до +95 °С

*Обратная совместимость с VDD, VDDQ 1,5 В

КЛЮЧЕВЫЕ ХАРАКТЕРИСТИКИ

- Архитектура DDR (двукратная скорость передачи данных): две передачи данных на такт
- Высокоскоростная передача данных осуществляется за счет 8-битной конвейерной архитектуры с предварительной выборкой.
- Двухнаправленный дифференциальный строб данных (DOS и /DQS) передается и принимается вместе с данными для захвата данных на приемнике
- DOS выравнивается по фронту с данными для операций чтения, по центру — для операций записи.
- Ввод дифференциальных тактовых сигналов (СК и /СК)
- DLL согласует фронты сигналов DQ и DOS с фронтами сигналов СК
- Команды вводятся на каждом положительном фронте СК; данные и маска данных соотносятся с обоими фронтами DQS
- Маска данных (DM) для записи данных
- Отложенный /CAS с помощью программируемой добавочной задержки для повышения эффективности шины передачи команд и данных
- Внутрикристалльная терминатция (ODD для повышения качества сигнала)
 - Синхронная ODT
 - Динамическая CDT
 - Асинхронная ODT
- Многофункциональный регистр (MPR) для считывания predetermined шаблона
- Калибровка ZQ для накопителя DO и ODT
- Программируемая частичная саморегенерация массива данных (PASR)
- Контакт сброса (RESET) для последовательности включения питания и функции сброса
- Диапазон SRT: обычный/расширенный
- Программируемое управление сопротивлением формирователя выходного сигнала

