



kingston.com/emmc

DRAM

Kingston DDR3/3L DRAM สำหรับแอปพลิเคชันสำเร็จรูป

DRAM ในตัวจาก Kingston ออกแบบมาเพื่อตอบสนองส่วนการใช้งานที่ต้องการฟังก์ชันสำเร็จรูป (Embedded) และเป็นตัวเลือกที่ใช้แรงดันไฟฟ้าต่ำทำให้สิ้นเปลืองพลังงานน้อย

กลุ่มตลาด



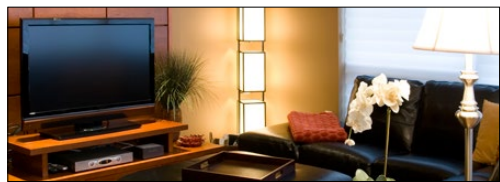
IoT เซ็นเซอร์อุตสาหกรรม / หุ่นยนต์และระบบอัตโนมัติในโรงงาน



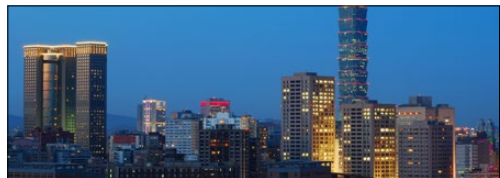
เครือข่าย 5G/โมดูลการสื่อสารด้านโทรคมนาคม (เราเตอร์ WiFi และอุปกรณ์เมฆเชื่อมต่อสัญญาณ)



อุปกรณ์สวมใส่ (สมาร์ตวอช, ระบบติดตามสุขภาพ, AR และ VR)



สมาร์ทโฮม (ลำโพงข่าวดาร์, เทอร์โมสตัท, อุปกรณ์ฟิตเนส, เครื่องดูดฝุ่น, เตียง, ก๊อคน้ำ)



สมาร์ทซิตี (HVAC, ไฟส่องสว่าง, ระบบตรวจสอบ/วัดพลังงานไฟฟ้า, มิเตอร์จอดรถ)

หมายเลขชิ้นส่วนและรายละเอียดทางเทคนิคสำหรับ DDR3/3L

หมายเลขชิ้นส่วน	ความจุ	รายละเอียด	แพ็คเกจ	โครงสร้างการทำงาน (ค่า x บิต)	ความเร็วหน่วย Mbps	VDD, VDDQ	อุณหภูมิในการทำงาน
D1216ECMDXGJD	2Gb	96 ball FBGA DDR3/3L	7.5x13.5x1.2	128Mx16	1,866 Mbps	1.35V*	0°C ~ +95°C
D2516ECMDXGJD	4Gb	96 ball FBGA DDR3/3L	7.5x13.5x1.2	256Mx16	1,866 Mbps	1.35V*	0°C ~ +95°C
D5128ECMDPGJD	4Gb	78 ball FBGA DDR3/3L	7.5x10.6x1.2	512Mx8	1,866 Mbps	1.35V*	0°C ~ +95°C
D2516ECMDXGME	4Gb	96 ball FBGA DDR3/3L	7.5x13.5x1.2	256Mx16	2,133 Mbps	1.35V*	0°C ~ +95°C
B5116ECMDXGJD-U	8Gb	96 ball FBGA DDR3/3L	9x13.5x1.2	512Mx16	1,866 Mbps	1.35V*	0°C ~ +95°C

*เข้ากันได้กับรุ่นก่อนหน้า 1.5V VDD, VDDQ

คุณสมบัติเด่น

- สถาปัตยกรรม Double Data Rate (DDR): ถ่ายโอนข้อมูลสองชุดต่อรอบสัญญาณนาฬิกา
- การถ่ายโอนข้อมูลความเร็วสูงผ่านสถาปัตยกรรมแบบสายท่อ 8 บิตที่สืบค้นข้อมูลล่วงหน้า
- การเข้ารหัส Data Strobe เปรียบต่างแบบสองทิศทาง (DOS และ /DQS) จะถูกส่ง/รับพร้อมกับข้อมูลเพื่อบันทึกข้อมูลที่ขารับ
- DOS เป็นการปรับประสานตามแนวขอบสำหรับข้อมูลในการอ่าน และปรับประสานที่แนวกลางสำหรับข้อมูลในการเขียน
- สัญญาณเปรียบเทียบต่างนาฬิกาขาเข้า (CK และ /CK)
- DLL จะปรับประสานกับการเปลี่ยนผ่าน DQ และ DOS เข้ากับการเปลี่ยนผ่าน CK
- คำสั่งจะถูกป้อนไปยังแนวขอบ CK โพลีตีฟแต่ละส่วน ข้อมูลและมาส์กข้อมูลจะถูกอ้างอิงที่ขอบทั้งสองด้านของ DQS
- มาส์กข้อมูล (DM) สำหรับข้อมูลการเขียน
- Posted /CAS โดยอาศัยค่าหน่วงเวลาเพิ่มเติมแบบตั้งโปรแกรมได้เพื่อรองรับคำสั่งและจัดการบัสข้อมูลได้ดีและมีประสิทธิภาพยิ่งขึ้น
- On-Die Termination (ODT เพื่อให้คุณภาพสัญญาณที่ดียิ่งกว่า)
 - o Synchronous ODT
 - o Dynamic CDT
 - o Asynchronous ODT
- Multi-Purpose Register (MPR) สำหรับการอ่านรูปแบบที่กำหนดไว้สำเร็จ
- การปรับเทียบ ZQ สำหรับไดรฟ์ DO และ ODT
- Partial Array Self-Refresh (PASR) แบบตั้งโปรแกรมได้
- ขา RESET สำหรับกำหนดวัฏจักรการเปิดปิดเครื่องและการรีเซ็ต
- ช่วง SRT: ปกติ/ขยาย
- ระบบควบคุมค่าความต้านทานไดรเวอร์สัญญาณขาออกแบบตั้งโปรแกรมได้

