



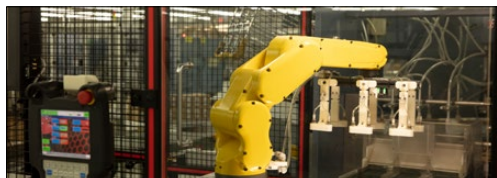
kingston.com/embedded

DRAM

DRAM LPDDR4/LPDDR4x di Kingston per applicazioni integrate

Le DRAM LPDDR4/LPDDR4x indipendenti di Kingston sono progettate per essere conformi alle esigenze delle applicazioni integrate e offrire un'alternativa ad alta velocità abbinata a bassi consumi.

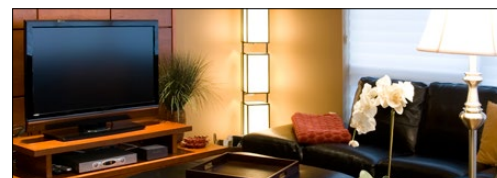
SEGMENTI DI MERCATO



IoT industriale/Robotica e automazione industriale



Attrezzature medicali, dispositivi medici, ATM, distributori automatici



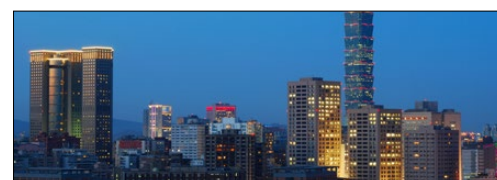
Smart home (barre sonore, termostati, attrezzature per il fitness, aspiratori, letti e rubinetti)



Reti 5G/Moduli di comunicazione per telecomunicazioni (Router WiFi e dispositivi Mesh)



Applicazioni mobili, portatili



Smart City (HVAC, illuminazione, monitoraggio energetico/misurazione, parchimetri)

[Ulteriori informazioni >>](#)

CARATTERISTICHE PRINCIPALI

- Architettura a doppia velocità dati: due trasferimenti dati per ciclo di clock
- L'elevata velocità di trasferimento dei dati viene realizzata mediante l'architettura con instradatura di prefetch a 8 bit
- Differenziale data strobe bidirezionale (DQS e /DQS), trasmesso con dati per la cattura dei dati in corrispondenza del ricevitore
- Il DQS utilizza un allineamento edge con dati per LETTURA; allineamento centro con dati per SCRITTURA
- Input di clock differenziale (CK_t e CK_c)
- Le DLL allineano i DQ e le transizioni DQS con le transizioni CK
- Data mask (DM) scrive i dati in ingresso sia sul fronte in salita che su quello in discesa del data strobe
- Supporto per il codice di ridondanza dei cicli in scrittura (CRC)
- Supporto per il preambolo programmabile in lettura e scrittura
- Burst lenght programmabile 4/8, con nibble sequential e modalità interleaved
- Switch BL on the fly
- Resistenza driver selezionata da MRS
- Supporto per On Die Termination dinamico
- Due stati di terminazione, come RTT_PARK e RTT_NOM, commutabili mediante pin ODT
- Supporto per pin di RESET asincrono
- Calibrazione ZQ supportata
- Supporto per livellamento in scrittura
- Prodotto conforme alla direttiva RoHS
- Generazione di livello Vref DQ interno disponibile
- Supporto per la modalità TCAR (Temperature Controlled Auto Refresh)
- Supporto per la modalità LP ASR (Low Power Auto Self Refresh)
- Supporto per la modalità Command Address (CA) Parity (comando/indirizzo)
- Per DRAM Addressability (PDA)
- Supporto per la granularità di refresh fine
- Supporto per modalità gear-down (velocità 1/2, velocità 1/4)
- Supporto per la funzione Self Refresh Abort
- Supporto per massimizzazione del risparmio energetico
- Applicazione dei parametri Bank Grouping e latenze da CAS a CAS (tCCD_L, tCCD_S) per i banchi, con accesso disponibile sia nello stesso gruppo banchi che tra banchi differenti
- Supporto pin DMI per la mascheratura dei dati in scrittura e le funzionalità DBI_{dc}
- Consumi energetici ridotti
- Per aggiornamento banco
- Totalmente conforme alle specifiche JEDEC LPDDR4 (Low Power double Data Rate 4)
- Partial Array Self-Refresh (PASR)
 - o Masking del banco
 - o Masking del segmento
- Funzione Auto Temperature Compensated Self-Refresh
 - o (ATCSR) tramite sensore di temperatura integrato
 - o Supporto dell'aggiornamento automatico per tutti i banchi e per singolo banco
- Architettura con velocità data doppia: due trasferimenti dati per un ciclo di clock
- Input di clock differenziale (CK_t e CK_c) Differenziale data strobe bidirezionale (DQS e /DQS) Comandi inviati sia al punto di salita che di discesa del clock CK_t; dati e maschera dati riferiti a entrambi i punti di DQS_t
- Supporto pin DMI per la mascheratura dei dati in scrittura e le funzionalità DBI_{dc}

NUMERI DI PARTE E SPECIFICHE LPDDR4

COMMERCIAL TEMPERATURE

Numero di parte	Capacità	Descrizione	Pacchetto	Configurazione (Parole x Bit)	Velocità in Mbps	VDD, VDDQ	Temperatura di funzionamento
D1621PM4CDGVI-U	16Gb	LPDDR4 C-Temp FCBA 200 sfere	10 x 14,5 x 0,8	512M x 32	3733 Mbps	1,1V	-25°C ~ +85°C
D1611PM3BDGVI-U	16Gb	LPDDR4 C-Temp FCBA 200 sfere	10 x 14,5 x 0,8	1Gx16	3733 Mbps	1,1V	-25°C ~ +85°C
C3222PM4CDGVI-U	32Gb	LPDDR4 C-Temp FCBA 200 sfere	10 x 14,5 x 0,8	1Gx32	3733 Mbps	1,1V	-25°C ~ +85°C
B3221PM3BDGVI-U	32Gb	LPDDR4 C-Temp FCBA 200 sfere	10 x 14,5 x 0,8	1Gx32	3733 Mbps	1,1V	-25°C ~ +85°C
Q6422PM3BDGVK-U	64Gb	LPDDR4 C-Temp FCBA 200 sfere	10 x 14,5 x 1,0	2Gx32	4266 Mbps	1,1V	-25°C ~ +85°C

INDUSTRIAL TEMPERATURE

Numero di parte	Capacità	Descrizione	Pacchetto	Configurazione (Parole x Bit)	Velocità in Mbps	VDD, VDDQ	Temperatura di funzionamento
D1621PM4CDGVI-U	16Gb	LPDDR4 I-Temp FCBA 200 sfere	10 x 14,5 x 0,8	512M x 32	3733 Mbps	1,1V	-40°C ~ +95°C
D1611PM3BDGVI-U	16Gb	LPDDR4 I-Temp FCBA 200 sfere	10 x 14,5 x 0,8	1Gx16	4266 Mbps	1,1V	-40°C ~ +95°C
C3222PM4CDGVI-U	32Gb	LPDDR4 I-Temp FCBA 200 sfere	10 x 14,5 x 0,8	1Gx32	3733 Mbps	1,1V	-40°C ~ +95°C
B3221PM3BDGVI-U	32Gb	LPDDR4 I-Temp FCBA 200 sfere	10 x 14,5 x 0,8	1Gx32	4266 Mbps	1,1V	-40°C ~ +95°C

NUMERI DI PARTE E SPECIFICHE LPDDR4x

COMMERCIAL TEMPERATURE

Numero di parte	Capacità	Descrizione	Pacchetto	Configurazione (Parole x Bit)	Velocità in Mbps	VDD, VDDQ	Temperatura di funzionamento
D1621XM4CDGVI-U	16Gb	LPDDR4x C-Temp FCBA 200 sfere	10 x 14,5 x 0,8	512M x 32	4266 Mbps	0,6V	-25°C ~ +85°C
B3221XM3BDGVI-U	32Gb	LPDDR4x C-Temp FCBA 200 sfere	10 x 14,5 x 0,8	1Gx32	4266 Mbps	0,6V	-25°C ~ +85°C
Q6422XM3BDGVK-U	64Gb	LPDDR4x C-Temp FCBA 200 sfere	10 x 14,5 x 1,0	2Gx32	4266 Mbps	0,6V	-25°C ~ +85°C

