



kingston.com/embedded

DRAM

DRAM LPDDR4/LPDDR4x ของ Kingston สำหรับแอปพลิเคชันฝังตัว

LPDDR4/LPDDR4x DRAM แบบแยกเดี่ยวจาก Kingston คิดค้นมาเพื่อตอบสนองส่วนการใช้งานที่ต้องการฟังก์ชันสำเร็จรูป (Embedded) ทำงานที่ความเร็วสูงโดยใช้พลังงานต่ำ

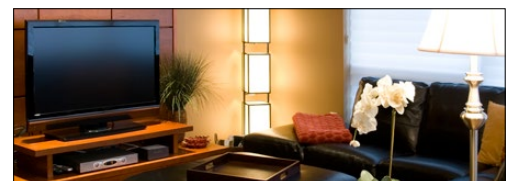
เซกเมนต์ตลาด



IoT เซกเมนต์อุตสาหกรรม / หุ่นยนต์และระบบอัตโนมัติในโรงงาน



อุปกรณ์สำนักงาน อุปกรณ์การแพทย์ ATM เครื่องจำหน่ายสินค้า



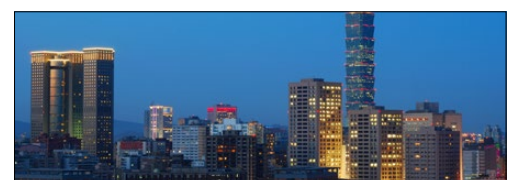
สมาร์ทโฮม (ลำโพงข่าวดาร์, เทอร์โมสแตท, อุปกรณ์ออกกำลังกาย, เครื่องดูดฝุ่น, เตาย่าง, ก๊อกล้ำ)



เครือข่าย 5G/โมดูลการสื่อสารด้านโทรคมนาคม (เราเตอร์ WiFi และอุปกรณ์เชื่อมต่อสัญญาณ)



การใช้งานบนมือถือ อุปกรณ์แบบพกพา



สมาร์ทซิตี้ (HVAC ไฟส่องสว่าง ระบบตรวจสอบการใช้ไฟฟ้า/วัดกระแสไฟฟ้า มิเตอร์อัจฉริยะ)

คุณสมบัติหลัก ๆ

- สัญญาณ Double Data Rate: ถ่ายโอนข้อมูลสองชุดต่อรอบสัญญาณนาฬิกา
- การถ่ายโอนข้อมูลความเร็วสูงผ่านสถาปัตยกรรมแบบสายทอ 8 บิตที่สืบค้นข้อมูลล่วงหน้า
- การเข้ารหัส Data Strobe เปลี่ยนแปลงแบบสองทิศทาง (DQS และ /DQS) จะถูกส่ง/รับพร้อมกับข้อมูลเพื่อบันทึกข้อมูลที่ขารับ
- DQS เป็นการปรับประสานตามแนวขอบสำหรับข้อมูลในการอ่านและปรับประสานที่แนวกลางสำหรับข้อมูลในการเขียน
- สัญญาณเปรียบต่างนาฬิกาขาเข้า (CK_t และ CK_c)
- DLL จะปรับประสานกับ DQ และ DQS ร่วมกับ CK
- Data mask (DM) write data-in ทั้งแนวขอบยกตัวและลดระดับของ strobe ข้อมูล
- รองรับ Write Cycle Redundancy Code (CRC)
- รองรับการตั้งโปรแกรมการทำงานที่เหมาะสมกับการอ่านและเขียนข้อมูล
- ความยาวเบิรส์ 4/8 แบบตั้งโปรแกรมการทำงานได้ พร้อมโหมด nibble sequential และ interleave
- สวิตช์ควบคุม BL ที่พร้อมใช้งานทุกเมื่อ
- เลือกจุดแข็งของไดรเวอร์ผ่าน MRS
- รองรับ Dynamic On Die Termination
- สถานะการยกเลิกการทำงานสองสถานะ เช่น RTT_{PARK} และ RTT_{NOM} ที่ส่งการผ่านขาด ODT
- รองรับขาดอ Asynchronous RESET
- รองรับการปรับเทียบ ZQ
- รองรับการเกลี่ยการเขียนข้อมูล
- ผลิตภัณฑ์นี้ได้มาตรฐานตามข้อกำหนด RoHS
- รองรับ Internal Vref DQ level generation
- รองรับโหมด TCAR (Temperature Controlled Auto Refresh)
- รองรับโหมด LP ASR (Low Power Auto Self Refresh)
- รองรับโหมด Command Address (CA) Parity (command/address)
- Per DRAM Addressability (PDA)
- รองรับระบบรีเฟรชแบบแยกย่อย
- รองรับ Geardown Mode(1/2 rate, 1/4 rate)
- รองรับ Self Refresh Abort
- รองรับโหมดประหยัดพลังงานสูงสุด
- ทำงานร่วมกับ Banks Grouping ค่าหน่วยเวลา CAS to CAS (tCCD_L, tCCD_S) สำหรับแถวหน่วยความจำในกลุ่มแถวเดียวกัน หรือคนละกลุ่มกันสามารถกำหนดรูปแบบการทำงานได้ตามต้องการ
- ขาดอ DMI รองรับการทำมาส์กข้อมูลการเขียนและฟังก์ชัน DBIdc
- ใช้งานพลังงานน้อยกว่า
- รีเฟรชข้อมูลแบบแถวต่อแถว
- ได้มาตรฐานตามข้อกำหนดของ JEDEC Low Power double Data Rate 4 (LPDDR4)
- Partial Array Self-Refresh (PASR)
 - o การมาส์กแถวหน่วยความจำ
 - o การมาส์กเชกเมนต์
- Auto Temperature Compensated Self-Refresh
 - o (ATCSR) ด้วยเซนเซอร์อุณหภูมิในตัว
 - o รองรับการรีเฟรชแถวหน่วยความจำโดยอัตโนมัติ ทั้งการรีเฟรชแถวหน่วยความจำทั้งหมดและเฉพาะแถวที่กำหนด
- สัญญาณ Double Data Rate: ถ่ายโอนข้อมูลสองชุดต่อรอบสัญญาณนาฬิกา
- สัญญาณเปรียบต่างนาฬิกาขาเข้า (CK_t และ CK_c), การเข้ารหัส Data Strobe เปลี่ยนแปลงแบบสองทิศทาง (DQS และ /DQS), ค่าส่งไปไปยังทั้งขอบขาขึ้น (rising CK_t edge) และขอบขาลง (falling CK_t edge), มีการอ้างอิงถึงข้อมูลและการมาส์กข้อมูลไปยังขอบทั้งคู่ของ DQS_t
- ขาดอ DMI รองรับการทำมาส์กข้อมูลการเขียนและฟังก์ชัน DBIdc

เลขชิ้นส่วนและรายละเอียดทางเทคนิคสำหรับ LPDDR4

อุณหภูมิการใช้งานเชิงพาณิชย์

หมายเลขชิ้นส่วน	ความจุ	รายละเอียด	แพ็คเกจ	โครงสร้างการทำงาน (ค่า x บิต)	Mbps ความเร็ว	VDD, VDDQ	อุณหภูมิในการใช้งาน
D1621PM4CDGVI-U	16Gb	200 ball FBGA LPDDR4 C-Temp	10x14.5x0.8	512Mx32	3733 Mbps	1.1V	-25°C ~ +85°C
D1611PM3BDGVI-U	16Gb	200 ball FBGA LPDDR4 C-Temp	10x14.5x0.8	1Gx16	3733 Mbps	1.1V	-25°C ~ +85°C
C3222PM4CDGVI-U	32Gb	200 ball FBGA LPDDR4 C-Temp	10x14.5x0.8	1Gx32	3733 Mbps	1.1V	-25°C ~ +85°C
B3221PM3BDGVI-U	32Gb	200 ball FBGA LPDDR4 C-Temp	10x14.5x0.8	1Gx32	3733 Mbps	1.1V	-25°C ~ +85°C
Q6422PM3BDGVK-U	64Gb	200 ball FBGA LPDDR4 C-Temp	10x14.5x1.0	2Gx32	4266 Mbps	1.1V	-25°C ~ +85°C

อุณหภูมิการใช้งานในระดับอุตสาหกรรม

หมายเลขชิ้นส่วน	ความจุ	รายละเอียด	แพ็คเกจ	โครงสร้างการทำงาน (ค่า x บิต)	Mbps ความเร็ว	VDD, VDDQ	อุณหภูมิในการใช้งาน
D1621PM4CDGVI-U	16Gb	200 ball FBGA LPDDR4 I-Temp	10x14.5x0.8	512Mx32	3733 Mbps	1.1V	-40°C ~ +95°C
D1611PM3BDGVI-U	16Gb	200 ball FBGA LPDDR4 I-Temp	10x14.5x0.8	1Gx16	4266 Mbps	1.1V	-40°C ~ +95°C
C3222PM4CDGVI-U	32Gb	200 ball FBGA LPDDR4 I-Temp	10x14.5x0.8	1Gx32	3733 Mbps	1.1V	-40°C ~ +95°C
B3221PM3BDGVI-U	32Gb	200 ball FBGA LPDDR4 I-Temp	10x14.5x0.8	1Gx32	4266 Mbps	1.1V	-40°C ~ +95°C

เลขชิ้นส่วนและรายละเอียดทางเทคนิคสำหรับ LPDDR4x

อุณหภูมิการใช้งานเชิงพาณิชย์

หมายเลขชิ้นส่วน	ความจุ	รายละเอียด	แพ็คเกจ	โครงสร้างการทำงาน (ค่า x บิต)	Mbps ความเร็ว	VDD, VDDQ	อุณหภูมิในการใช้งาน
D1621XM4CDGVI-U	16Gb	200 ball FBGA LPDDR4x C-Temp	10x14.5x0.8	512Mx32	4266Mbps	0.6V	-25°C ~ +85°C
B3221XM3BDGVI-U	32Gb	200 ball FBGA LPDDR4x C-Temp	10x14.5x0.8	1Gx32	4266Mbps	0.6V	-25°C ~ +85°C
Q6422XM3BDGVK-U	64Gb	200 ball FBGA LPDDR4x C-Temp	10x14.5x1.0	2Gx32	4266Mbps	0.6V	-25°C ~ +85°C



เอกสารนี้อาจมีการเปลี่ยนแปลงเนื้อหาโดยไม่ต้องแจ้งให้ทราบล่วงหน้า

©2025 Kingston Technology Far East Corp. (Asia Headquarters) No. 1-5, Li-Hsin Rd. 1, Science Park, Hsin Chu, Taiwan.

สงวนลิขสิทธิ์ เครื่องหมายการค้าและเครื่องหมายการค้าจดทะเบียนทั้งหมด ถือเป็นกรรมสิทธิ์ของผู้เป็นเจ้าของ MKF-995.1TH

Kingston
TECHNOLOGY