



kingston.com/emmc

DRAM

DRAM DDR4 Kingston para aplicativos embarcados

A DRAM DDR4 embarcada da Kingston foi projetada para atender as necessidades de aplicativos embarcados, oferecendo uma opção de alta velocidade com menor consumo de energia.

SEGMENTOS DE MERCADO



IoT industrial/automação de fábrica e robótica



Módulos de telecomunicações/rede 5G (roteadores Wi-Fi e dispositivos de malha)



Equipamento de escritório, dispositivos médicos, ATM, máquinas de venda



Casa inteligente (sound bars, termostatos, equipamento fitness, aspiradores, IPTVs, camas, torneiras)



Cidade inteligente (HVAC, iluminação, medição/monitoramento de energia, máquinas de estacionamento)

DDR4 CÓDIGO DO PRODUTO E ESPECIFICAÇÕES

| Código do Produto | Capacidade | Descrição | Embalagem | Configuração (Palavras x bits) | Velocidade Mbps | VDD, VDDQ | Temperatura de operação |
|-------------------|------------|-----------------------------|------------|--------------------------------|-----------------|-----------|-------------------------|
| D5116AN9CXGXN | 8Gb | 96 ball FBGA DDR4 C-Temp | 7.5x13x1.1 | 512Mx16 | 3200 Mbps | 1.2V | 0°C ~ +95°C |
| D2516ACXGXGRK | 4Gb | 96 ball FBGA DDR4 C-Temp | 7.5x13x1.1 | 256Mx16 | 2666 Mbps | 1.2V | 0°C ~ +95°C |
| D2516AN9EXGXNI-U | 4Gb | 96 ball FBGA DDR4 I-Temp | 7.5x13x1.1 | 256Mx16 | 3200 Mbps | 1.2V | -40°C ~ +95°C |
| D5116AN9CXGXNI | 8Gb | 96 ball FBGA DDR4 I-Temp | 7.5x13x1.1 | 512Mx16 | 3200 Mbps | 1.2V | -40°C ~ +95°C |
| D1028AN9CPGXNI | 8Gb | 78 ball FBGA DDR4 I-Temp | 7.5x13x1.1 | 512Mx8 | 3200 Mbps | 1.2V | -40°C ~ +95°C |
| D5116AN9CXGXNY-U | 8Gb | 96 ball FBGA DDR4 Auto-Temp | 7.5x13x1.1 | 512Mx16 | 3200 Mbps | 1.2V | -40°C ~ +105°C |

PRINCIPAIS CARACTERÍSTICAS

- Arquitetura de taxa de dados dupla: duas transferências de dados por ciclo do relógio
- A transferência de dados de alta velocidade é realizada pela arquitetura de pipeline de pré-busca de 8 bits
- Strobe de dados diferenciais bidirecionais (DQS e /DQS) é transmitido/recebido com dados para capturar dados no receptor
- DQS é alinhado à extremidade com dados para LEITURAS; alinhado ao centro com dados para GRAVAÇÕES
- Entradas de relógio diferenciais (CK_t and CK_c)
- DLL alinha transições DOS e DQ com transições CK
- Máscara de dados (DM) grava dados nas extremidades crescente e decrescente do strobe de dados
- O Código de Redundância de Ciclo (CRC) de Gravação é compatível
- Preâmbulo programável para leitura e gravação é compatível
- Comprimento de burst programável de 4/8 com nibble de modo intercalado e sequencial
- Mudança rápida de BL
- Força de driver selecionada por MRS
- Terminação Dynamic On Die suportada
- Dois estados de terminação como RTT_PARK e RTT_NOM alternável por pin ODT
- Pin RESET assíncrono suportado
- Calibração ZQ suportada
- Nivelamento de gravação suportado
- Este produto está em conformidade com a diretiva RoHS
- A geração de nível DQ Vref interna está disponível
- Modo TCAR (Atualização Automática Controlada de Temperatura) suportado.
- Modo LP ASR (Atualização Automática de Baixa Energia) suportado
- Modo de Paridade (comando/endereço) de Endereço de Comando (CA)
- Por acessibilidade de DRAM (PDA)
- Atualização de Granularidade Ajustada suportada
- Modo Geardown (1/2 rate, 1/4 rate) suportado
- Interrupção de Auto Atualização suportada
- Modo de economia máxima de energia suportado
- Agrupamento de bancos aplicado, e latência de CAS para CAS (tCCD_L, tCCD_S) para os acessos aos bancos no mesmo ou diferente grupo de banco estão disponíveis
- Suporte de pin DMI para mascaramento de dados de gravação e funcionalidade DBIcd

