



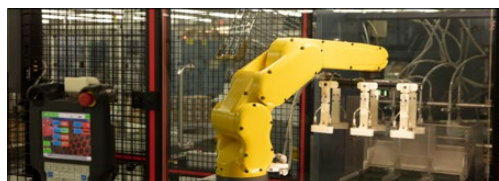
kingston.com/emmc

DRAM

Pamięć DRAM DDR4 Kingston do systemów wbudowanych

Pamięci DRAM DDR4 Kingston do systemów wbudowanych oferują dużą szybkość działania przy niskim zużyciu energii.

SEGMENTY RYNKU



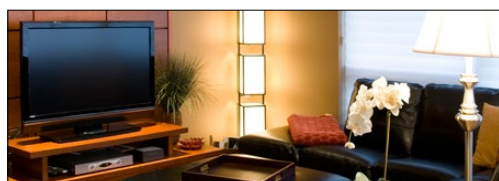
Przemysłowe zastosowania IoT / robotyka i automatyka produkcyjna



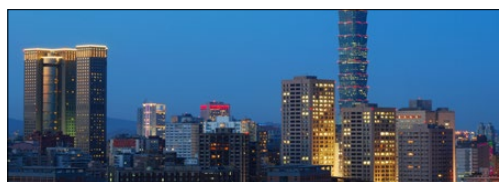
Moduły komunikacji sieciowej/telekomunikacji 5G (routery Wi-Fi i urządzenia typu mesh)



Sprzęt biurowy, urządzenia medyczne, bankomaty, automaty do sprzedaży



Inteligentny dom (soundbary, termostaty, sprzęt fitness, odkurzacze, dekodery IPTV, łóżka, baterie łazienkowe)



Inteligentne miasto (ogrzewanie i klimatyzacja, oświetlenie, monitorowanie/pomiar zużycia energii, liczniki parkingowe)

NUMERY KATALOGOWE I DANE TECHNICZNE PAMIĘCI DDR4

Numer katalogowy	Pojemność	Opis	Wymiary	Konfiguracja (słowa x bity)	Szybkość w Mb/s	VDD, VDDQ	Temperatura pracy
D5116AN9CXGRK	8Gb	FBGA DDR4 C-Temp, 96 styków (zaokrąglone)	7.5x13x1.2	512Mx16	2666 Mbps	1.2V	0°C +95°C
D5116AN9CXGXN	8Gb	FBGA DDR4 C-Temp, 96 styków (zaokrąglone)	7.5x13x1.2	512Mx16	3200 Mbps	1.2V	0°C +95°C
D2516ACXGXGRK	4Gb	FBGA DDR4 C-Temp, 96 styków (zaokrąglone)	7.5x13x1.2	256Mx16	2666 Mbps	1.2V	0°C +95°C
D5116AN9CXGXNI	8Gb	FBGA DDR4 I-Temp, 96 styków (zaokrąglone)	7.5x13x1.2	512Mx16	3200 Mbps	1.2V	-40°C +95°C
D1028AN9CPGXNI	8Gb	FBGA DDR4 I-Temp, 78 styków (zaokrąglone)	7.5x13x1.2	512Mx8	3200 Mbps	1.2V	-40°C +95°C

NAJWAŻNIEJSZE CECHY

- Architektura Double Data Rate (DDR): dwa transfery danych na cykl zegara
- Szybki transfer danych jest realizowany przez 8-bitową architekturę potokową pobierania wstępnego
- Dwukierunkowy różnicowy stroboskop danych (DQS i /DQS) jest przesyłany/ odbierany z danymi do przechwytywania w odbiorniku
- DQS jest wyrównany względem zbocza z danymi do odczytu i wyśrodkowany z danymi do zapisu
- Różnicowe wejścia zegara (CK t i CK c)
- DLL wyrównuje przejścia DQ i DQS z przejściami CK
- Maski danych (DM) zapisuje dane na obu krawędziach narastających i opadających stroboskopu danych
- Obsługa nadmiarowego kodu cyklu zapisu (CRC)
- Obsługa programowalnej preambuły do odczytu i zapisu
- Programowalna długość pakietu 4/8 w półbajtowym trybie sekwencyjnym i przeplatany
- Przełączanie BL w locie
- Wybór siły wysterowania przez MRS
- Obsługa funkcji dynamicznej terminacji wewnątrz pamięci
- Dwa stany terminacji, takie jak RTT PARK i RTT NOM, przełączane przez styk ODT
- Obsługa asynchronicznego działania styku RESET
- Obsługa kalibracji ZQ
- Obsługa poziomowania zapisu
- Produkt zgodny z dyrektywą RoHS
- Dostępność funkcji wewnętrzznego generowania poziomu Vref DQ
- Obsługa trybu TCAR (automatyczne odświeżanie zależne od temperatury).
- Obsługa trybu LP ASR (automatyczne odświeżanie przy niskim poborze mocy)
- Obsługa trybu parzystości adresu polecenia (CA) (polecenie/adres)
- Adresowalność na DRAM (PDA)
- Obsługa funkcji odświeżania z dużą szczegółowością
- Obsługa trybu Geardown (współczynnik 1/2, 1/4)
- Obsługa funkcji przerwania automatycznego odświeżania
- Obsługa trybu maksymalnego oszczędzania energii
- Stosowane jest grupowanie banków i dostępne są opóźnienia CAS/CAS (tCCD L, tCCD S) dla banków w tej samej lub w różnych grupach banków
- Obsługa styków DMI na potrzeby maskowania zapisu danych i funkcji DBIdc



NINIEJSZY DOKUMENT MOŻE ZOSTAĆ ZMIENIONY BEZ POWIADOMIENIA.

©2023 Kingston Technology Europe Co LLP i Kingston Digital Europe Co LLP, Kingston Court, Brooklands Close, Sunbury-on-Thames, Middlesex, TW16 7EP, England. Tel: +44 (0) 1932 738888 Faks: +44 (0) 1932 785469.

Wszelkie prawa zastrzeżone. Wszelkie znaki towarowe i zastrzeżone znaki towarowe są własnością odpowiednich właścicieli. MKF-949.5PL

Kingston
TECHNOLOGY