



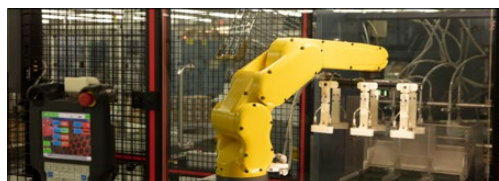
kingston.com/emmc

DRAM

DRAM DDR4 Kingston dành cho các ứng dụng nhúng

DDR4 DRAM Kingston dùng lắp trên bo mạch được thiết kế để đáp ứng nhu cầu của các ứng dụng nhúng và mang đến lựa chọn tốc độ cao cho các ứng dụng tiêu thụ ít điện năng hơn.

PHÂN KHÚC THỊ TRƯỜNG



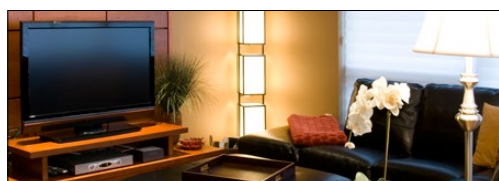
IoT công nghiệp/robot & tự động hóa nhà máy



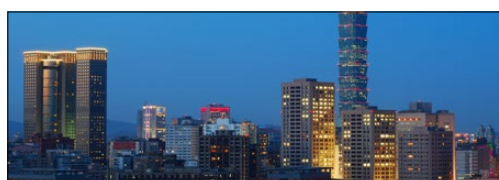
Mô-đun giao tiếp trong mạng 5G/viễn thông (bộ định tuyến WiFi và thiết bị WiFi mesh)



Thiết bị văn phòng, thiết bị y tế, ATM, máy bán hàng tự động



Nhà ở thông minh (loa thanh, bộ điều nhiệt, thiết bị thể dục, máy hút bụi, truyền hình Internet, giường, vòi nước)



Thành phố thông minh (hệ thống sưởi ấm, thông gió và điều hoà không khí (HVAC), chiếu sáng, giám sát/đo chỉ số điện, đồng hồ đo giờ đậu xe)

MÃ SẢN PHẨM VÀ THÔNG SỐ KỸ THUẬT CỦA DDR4

Mã sản phẩm	Dung lượng	Mô tả	Kích cỡ bao bì	Cấu hình (Tứ x gít)	Tốc độ Mbp/giây	VDD, VDDQ	Nhiệt độ hoạt động
D5116AN9CXGRK	8Gb	96 ball FBGA DDR4 C-Temp	7.5x13x1.2	512Mx16	2666 Mbps	1.2V	0°C +95°C
D5116AN9CXGXN	8Gb	96 ball FBGA DDR4 C-Temp	7.5x13x1.2	512Mx16	3200 Mbps	1.2V	0°C +95°C
D2516ACXGXGRK	4Gb	96 ball FBGA DDR4 C-Temp	7.5x13x1.2	256Mx16	2666 Mbps	1.2V	0°C +95°C
D5116AN9CXGXNI	8Gb	96 ball FBGA DDR4 I-Temp	7.5x13x1.2	512Mx16	3200 Mbps	1.2V	-40°C +95°C
D1028AN9CPGXNI	8Gb	78 ball FBGA DDR4 I-Temp	7.5x13x1.2	512Mx8	3200 Mbps	1.2V	-40°C +95°C

TÍNH NĂNG CHÍNH

- Kiến trúc tốc độ dữ liệu gấp đôi: hai lần truyền dữ liệu trong mỗi chu kỳ xung nhịp
- Cho phép truyền dữ liệu tốc độ cao nhờ kiến trúc ống dẫn tìm nạp trước 8 bit
- Dữ liệu strobe vi phân hai chiều (DQS và /DQS) được truyền/nhận cùng với dữ liệu dùng để thu thập dữ liệu tại thiết bị nhận
- DQS được căn chỉnh biên (edge-aligned) với dữ liệu để ĐỌC; căn chỉnh giữa (center-aligned) với dữ liệu để GHI
- Các đầu vào đồng hồ dữ liệu (CK_t và CK_c) riêng biệt
- DLL căn chỉnh DQ và DQS truyền tiếp cùng với CK
- Che dấu dữ liệu (DM) cho dữ liệu ghi ở cả hai cạnh tăng và giảm của dữ liệu strobe
- Hỗ trợ phương pháp kiểm tra CRC (Cyclic Redundancy Code) cho dữ liệu ghi
- Hỗ trợ phần tiên đề có thể lập trình cho dữ liệu đọc và ghi
- Độ dài truyền loạt có thể lập trình 4/8 ở cả chế độ tuần tự và xen kẽ nibble (cụm 4 bit)
- Chuyển đổi BL khi máy đang chạy
- MRS chọn cường độ trình điều khiển
- Hỗ trợ Điện trở đầu cuối đặt trong chip bán dẫn (ODT)
- Hai trạng thái điện trở đầu cuối RTT_PARK và RTT_NOM có thể chuyển đổi bằng chấu ODT
- Hỗ trợ chấu ĐẶT LẠI không đồng bộ
- Hỗ trợ hiệu chuẩn ZQ
- Hỗ trợ giữ cân bằng dữ liệu ghi
- Sản phẩm này tuân thủ chỉ dẫn RoHS
- Có sẵn quá trình tạo mức Vref DQ bên trong
- Hỗ trợ chế độ TCAR (Tự động làm mới có kiểm soát nhiệt độ).
- Hỗ trợ chế độ LP ASR (Tự động làm mới công suất thấp)
- Hỗ trợ chế độ địa chỉ khối lệnh (CA) chặn lẻ (lệnh/địa chỉ)
- Khả năng định vị trên mỗi DRAM (PDA)
- Hỗ trợ làm mới độ chi tiết tốt hơn
- Hỗ trợ chế độ Geardown (tỷ lệ 1/2, tỷ lệ 1/4)
- Hỗ trợ Bỏ chức năng tự làm mới (Self Refresh Abort)
- Hỗ trợ chế độ tiết kiệm năng lượng tối đa
- Áp dụng Nhóm băng nhớ và độ trễ CAS đến CAS (tCCD_L, tCCD_S) cho các băng nhớ trong cùng hoặc khác nhóm băng nhớ
- Hỗ trợ chấu DMI để che dấu dữ liệu ghi và chức năng DBI dc



TÀI LIỆU NÀY CÓ THỂ THAY ĐỔI MÀ KHÔNG CẦN THÔNG BÁO.

©2023 Kingston Technology Far East Corp. (Asia Headquarters) No. 1-5, Li-Hsin Rd. 1, Science Park, Hsin Chu, Taiwan,

Các nhãn hiệu thương mại đã đăng ký và các nhãn hiệu thương mại là tài sản của các chủ sở hữu tương ứng. MKF-949.SVN



kingston